

**Министерство образования Республики Беларусь  
Учреждение образования  
БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ  
ИНФОРМАТИКИ И РАДИОЭЛЕКТРОНИКИ**

**Кафедра электронных вычислительных средств**

**М.В.Качинский, Г.В.Таранов**

**Методическое пособие**

**по курсу**

**«Проектирование цифровых устройств на ИМС»**

**для студентов специальности Т08.02.00**

**«Проектирование и технология электронных вычислительных средств»**

**Под редакцией И.М.Русака**

**Минск 2001**

УДК 681.3.06 (075.8)

ББК 32.844.1 я 73

К 30

Качинский М В

К 30 Методическое пособие по курсу «Проектирование цифровых устройств на ИМС» для студентов специальности Т08.02.00 «Проектирование и технология электронных вычислительных средств»/М В.Качинский, Г В Таранов; под ред. И.М.Русака, – Мн.: БГУИР, 2001 23с.

ISBN 985-444-273-X.

Методическое пособие предназначено для проведения практических занятий и курсового проектирования по курсу «Проектирование цифровых устройств на ИМС» студентами специальности «Проектирование и технология электронных вычислительных средств». Пособие содержит методические указания по выполнению курсового проекта, задания для практических занятий и курсового проектирования комбинационных и последовательностных схем.

УДК 681.3 06 (075.8)

ББК 32.844.1 я 73

ISBN 985-444-273-X

© М.В.Качинский, Г.В.Таранов, 2001

## Введение

В соответствии с учебными планами специальности Т.08.02.00 «Проектирование и технология электронных вычислительных средств» у студентов предусмотрены практические занятия и курсовое проектирование в курсе «Проектирование цифровых устройств на интегральных микросхемах».

Цель настоящего пособия – дать методические указания по выполнению курсового проекта, задания по синтезу комбинационных и последовательностных схем, обратить внимание на типовые ошибки.

На практических занятиях решаются некоторые задачи из заданий по курсовому проектированию с составлением функциональных схем, графов, временных диаграмм, а на курсовом проектировании разрабатываются и вычерчиваются принципиальные схемы комбинационных и последовательностных узлов на заданной серии ИМС в соответствии с заданным критерием оптимизации.

### 1. Курсовой проект по дисциплине «Проектирование цифровых устройств на ИМС»

В курсовом проекте необходимо синтезировать несколько (обычно пять) комбинационных и последовательностных схем на заданной элементной базе. На одном листе формата А1 нарисовать в соответствии с ЕСКД принципиальные схемы синтезируемых цифровых устройств, привести требуемые графы, временные диаграммы. Лист разбивается на меньшие форматы в соответствии со сложностью схемы со своим штампом и названием для принципиальных схем. Графы и временные диаграммы вычерчиваются без штампа как рисунки со своим номером и названием. Если весь графический материал не помещается на одном чертеже формата А1, то на чертеже показываются наиболее сложные схемы, а простые приводятся в пояснительной записке. При машинном выполнении чертежей допускаются форматы, меньшие А1. В качестве критерия оптимизации удобно использовать минимальное число корпусов ИМС [3, с.44]. В этом случае студенты вынуждены просмотреть всю заданную серию, выбрать различные методы минимизации (объединение единиц на картах Карно, объединение нулей, минимизация систем булевых функций и т.д.), которые позволят преобразовать минимальные ДНФ к виду,

требуящему минимального числа корпусов. На чертежах показать свободные логические элементы (ЛЭ).

Объем пояснительной записки 25-35 страниц. Не нужно ни «раздувать» записку до 60 страниц, ни делать ее 15-страничной, так как объем задания потребует выйти на заданный объем. Чертеж формата А1 складывается до формата А4 и вкладывается в записку при сдаче курсового проекта (КП) на проверку. Следует учесть, что если КП сдается на проверку в установленные сроки (обычно до 10 декабря) или раньше, то по сделанным замечаниям возможна работа над ошибками (вложить дополнительные листы в конце записки, привести дополнительные чертежи) без снижения оценки.

В качестве образца принципиальной схемы можно использовать, например, рис. 2.44 [34] с указанием на чертеже перечня используемых ИМС. Номинал емкости по питанию определить, например, по [23].

## 1.1. Дешифраторы, демультиплексоры, шифраторы, преобразователи кодов

1.1.1. На базе двух ИМС КР1533ИД4 и логических схем серии КР1533 построить полный двухступенчатый дешифратор с прямыми выходами [1; 13, рис. 5.13].

1.1.2. Каскадным включением только дешифраторов КР1533ИД4 построить 4-разрядный полный двоичный дешифратор [1, 25].

1.1.3. Построить 6-разрядный полный двоичный дешифратор на базе микросхем КР1533ИД3 и инверторов той же серии [1, 20].

1.1.4. На базе микросхем КР1533ИД4 реализовать демультиплексор 1-16. Привести таблицу истинности [1, 25].

1.1.5. Построить 4-разрядный полный двоичный дешифратор на базе дешифраторов К555ИД10 и инверторов той же серии [12, 27, 40-42]

1.1.6. Построить шифратор на элементах серии КР1533, преобразующий унитарный инверсный код с выхода КР1533ИД3 в прямой двоичный код [1, 25].

1.1.7. На элементах серии КР1533 построить приоритетный шифратор. Таблица истинности приоритетного шифратора – табл. 19.2 [10]. Приоритетный шифратор имеет 9 входов, входной код меняется от 0000 до 1001 [1, 13].

1.1.8. Реализовать с помощью дешифратора КР1533ИД3 и элемента И-НЕ той же серии булеву функцию  $Y = x_1x_2x_3 + x_1\bar{x}_2 + \bar{x}_1x_2\bar{x}_3x_4$  [1, 3, 25].

1.1.9. Построить преобразователь трехрядного двоичного кода в код Грея на элементах серии КР1533, выполняющих функции: а) И-НЕ; б) И-ИЛИ-НЕ [1, 13].

1.1.10. В соответствии с номером варианта построить преобразователь кодов, заданный табл. 1.1 и 1.2, на ИМС серии КР1533.

Учесть при минимизации избыточные наборы [1; 2, с. 69].

Таблица 1.1

№ вар.	Код вх/вых	№ вар.	Код вх/вых	№ вар.	Код вх/вых	№ вар.	Код вх/вых
1	2	3	4	5	6	7	8
1	2-3	19	3-5	37	4-8	55	6-8
2	3-2	20	5-3	38	8-4	56	8-6
3	2-4	21	3-6	39	4-9	57	6-9
4	4-2	22	6-3	40	9-4	58	9-6
5	2-5	23	3-7	41	4-10	59	6-10
6	5-2	24	7-3	42	10-4	60	10-6
7	2-6	25	3-8	43	5-6	61	7-8
8	6-2	26	8-3	44	6-5	62	8-7
9	2-7	27	3-9	45	5-7	63	7-9
10	7-2	28	9-3	46	7-5	64	9-7
11	2-8	29	3-10	47	5-8	65	7-10
12	8-2	30	10-3	48	8-5	66	10-7
13	2-9	31	4-5	49	5-9	67	8-9
14	9-2	32	5-4	50	9-5	68	9-8
15	2-10	33	4-6	51	5-10	69	8-10
16	10-2	34	6-4	52	10-5	70	10-8
17	3-4	35	4-7	53	6-7	71	9-10
18	4-3	36	7-4	54	7-6	72	10-9

Таблица 1.2

Десяти- чное число №	Код 8421	Код 7421	Код 5421	Код 2421	Код Грея	Код с избыт- ком 3 «№+3»	Допол- нение до 9: «9-№»	Дополне- ние до 10: «10-№»	Код Джон- сона
1	2	3	4	5	6	7	8	9	10
0	0000	0000	0000	0000	0000	0011	1001	1010	00000
1	0001	0001	0001	0001	0001	0100	1000	1001	00001
2	0010	0010	0010	0010	0011	0101	0111	1000	00011
3	0011	0011	0011	0011	0010	0110	0110	0111	00111
4	0100	0100	0100	0100	0110	0111	0101	0110	01111
5	0101	0101	1000	1011	0111	1000	0100	0101	11111
6	0110	0110	1001	1100	0101	1001	0011	0100	11110
7	0111	1000	1010	1101	0100	1010	0010	0011	11100
8	1000	1001	1011	1110	1100	1011	0001	0010	11000
9	1001	1010	1100	1111	1101	1100	0000	0001	10000

**Примечание.** Например, код вх/вых 2-3 из табл. 1.1 в варианте 1 означает в соответствии с табл. 1.2 входной код 8421 (столбец 2), выходной код 7421 (столбец 3).

1.1.11. Построить схему преобразования двоично-десятичного кода 8421 в код семисегментного индикатора на элементах И-НЕ серии КР1533 [1, 13].

1.1.12. Построить шифратор унитарного кода в двоично-десятичный код 8421 на элементах серии КР1533: а) И-НЕ; б) ИЛИ-НЕ [1, 13].

1.1.13. Спроектировать устройство двоичного умножения четырехразрядных чисел  $B = B_3B_2B_1B_0$  на трехразрядные  $A = A_2A_1A_0$  на элементах И и полных одноразрядных сумматорах К555ИМ5 [2, с. 67; 13, с. 152; 35, с. 133].

1.1.14. Построить схему двоичного компаратора чисел  $A = a_1a_2a_3a_4$  и  $B = b_1b_2b_3b_4$  с выходами  $F_{A=B}$ ,  $F_{A < B}$ ,  $F_{A > B}$ . Схему реализовать на элементах И-НЕ серии 1533 [1, 8].

1.1.15. Построить преобразователь кода 2421 в код семисегментного индикатора на элементах И-НЕ серии 1533 [1; 7, рис. 5-153].

1.1.16. Построить на элементах серии КР1533 узел кодирования-декодирования для кода Хемминга (минимальное кодовое расстояние  $d_{\min} = 4$ , количество информационных разрядов  $m = 4$ ) [3; 3, рис. 2.23].

1.1.17. На базе одной ИМС КР1554ИД14 и логических схем серии КР1554 построить полный двухступенчатый дешифратор с прямыми выходами [1; 13, рис. 5.13].

1.1.18. Каскадным включением только дешифраторов КР1554ИД14 построить 4-разрядный полный двоичный дешифратор [1, 25].

1.1.19. Построить 6-разрядный полный двоичный дешифратор на базе 564ИД1 и инверторов той же серии [14, рис. 2.4; 40-42].

1.1.20. На базе КР1554ИД14 реализовать демультиплексор 1-16. Привести таблицу истинности [1, 25].

1.1.21. Построить 4-разрядный полный двоичный дешифратор на базе 564ИД1 и инвертор той же серии [14, с.36].

1.1.22. Построить шифратор на элементах серии КР1554, преобразующий инверсный унитарный 16-разрядный код (наборы 111111111111110, 111111111111101 и т.д.) в двоичный код [1; 35, с. 116].

1.1.23. На элементах серии КР1554 построить приоритетный шифратор. Таблица истинности приоритетного шифратора – табл. 19.2 [10]. Приоритетный шифратор имеет 9 входов, выходной код меняется от 0000 до 1001 [13].

1.1.24. Реализовать с помощью дешифраторов КР1554 и элементов И-НЕ той же серии булеву функцию  $y = x_1x_2x_3 + x_1\bar{x}_2 + \bar{x}_1x_2\bar{x}_3x_4$  [1; 11, с. 95; 25].

1.1.25. Построить преобразователь трехразрядного двоичного кода в код Грея на элементах серии КР1554, выполняющих функции: а) И-НЕ, б) И-ИЛИ-НЕ, НЕ [1,13].

1.1.26. Построить преобразователь трехразрядного кода Грея в двоичный код на элементах серии КР1554 [1; 13, рис. 5.2].

1.1.27. В соответствии с номером варианта построить преобразователь кодов, заданный табл. 1.1 и 1.2, на ИМС серии КР1554.

1.1.28. Построить схему преобразователя двоично-десятичного кода 8421 в код семисегментного индикатора на ИМС серии КР1554 [1; 2, с.76, 256; 13, с.117].

1.1.29. Спроектировать устройство двоичного умножения четырехразрядных чисел  $B = B_3B_2B_1B_0$  на трехразрядные  $A = A_2A_1A_0$  на ИМС 564ИП5 [14, с.73].

1.1.30. Построить схему двоичного компаратора чисел  $A = a_1a_2a_3a_4$  и  $B = b_1b_2b_3b_4$  с выходами  $F_{A=B}$ ,  $F_{A<B}$ ,  $F_{A>B}$ . Схему реализовать на элементах И-НЕ серии КР1554 [1, 8].

1.1.31. Построить преобразователь кода 2421 в код семисегментного индикатора на элементах серии И-НЕ КР1554 [1; 7, рис. 5-153].

1.1.32. Построить на элементах серии КР1533 узел кодирования-декодирования для кода Хемминга (минимальное кодовое расстояние  $d_{\min} = 4$ , количество информационных разрядов  $m = 4$ ) [1; 3, рис. 2.33].

1.1.33. Комбинационная схема определена с помощью следующих уравнений:  $f_1 = AB + \bar{A}BC$ ;  $f_2 = A + B + C$ ;  $f_3 = AB + \bar{A}B$ . Разработать схему на ИМС серии КР1533, реализующую эти три уравнения с помощью дешифратора и внешних по отношению к нему логических элементов И-НЕ [1; 3, с. 50].

1.1.34. Комбинационная схема определяется с помощью следующих уравнений:  $f_1 = ABC + \bar{A}BC$ ;  $f_2 = \bar{A} + \bar{B} + C + D$ ;  $f_3 = A + B + CB + \bar{A}D$ ;  $f_4 = AC\bar{D} + ACD + B\bar{C}D + BC\bar{D}$ . Построить схему на ИМС серии К564, реализующую эти четыре уравнения с помощью дешифратора и внешних для него логических элементов [3, с. 50; 14, 40-42].

1.1.35. Разработать шестиразрядный двоичный дешифратор на базе только КР1533ИД7 [1, 25].

1.1.36. Разработать приоритетный шифратор  $16 \times 4$  на 555ИВ1 и ЛЭ той же серии [35, с. 117, 40-42].

1.1.37. Построить приоритетный шифратор  $32 \times 5$  на 555ИВ1 и ЛЭ той же серии [35, с. 117; 40-42].

1.1.38. На двух ИМС КР1533ИД4 и одном инверторе той же серии построить 4-разрядный двоичный дешифратор [1, 11].

1.1.39. На одной ИМС 555ИВ1 и одной 555ЛА3 построить PRCD со входами  $\bar{0} - \bar{9}$  и выходами  $A_0 - A_3$  [39, 41-43].

## 1.2. Мультиплексоры

1.2.1. Реализовать на базе двух мультиплексоров КР1533КП7 и логических схем той же серии мультиплексор  $16-1$  [1; 11, рис. 1.68].

1.2.2. Реализовать на базе четырех мультиплексоров КР1533КП7 и ИМС той же серии мультиплексор  $32-1$  без стробирования по параллельной схеме наращивания каналов [1; 11, с. 96; 14, с. 44].

1.2.3. Реализовать только на базе мультиплексоров КР1533КП7 мультиплексор  $24-1$  со стробированием [1, 25].



1.2.4. Реализовать на базе мультимплексора 564КП2 мультимплексор 15-1 по древовидной структуре [14, с. 45]. Добавить на входе комбинационную схему для соблюдения соответствия адресного кода  $a_3, a_2, a_1, a_0$  индексу  $i$  входных сигналов  $x$ ,  $[i]_0 = (a_3, a_2, a_1, a_0)_2$ . Привести таблицу истинности.

1.2.5. Покажите, как построить JK-триггер с помощью мультимплексора КР1533КП2 и D-триггера КР1533ТМ2. Подсказка: в качестве входов J и K используйте адресные входы мультимплексора [1].

1.2.6. Построить только на одной ИМС КР1533КП2 комбинационный узел, выполняющий заданную функцию (табл. 1.3.) трех переменных [1, 3, 16].

Таблица 1.3

ABC	F <sub>1</sub>	F <sub>2</sub>	F <sub>3</sub>	F <sub>4</sub>	F <sub>5</sub>	F <sub>6</sub>	F <sub>7</sub>	F <sub>8</sub>	F <sub>9</sub>	F <sub>10</sub>	F <sub>11</sub>	F <sub>12</sub>	F <sub>13</sub>	...	F <sub>254</sub>
000	0	0	0	0	0	0	0	0	0	0	0	0	0	...	1
001	0	0	0	0	0	0	0	0	0	0	0	0	0	...	1
010	0	0	0	0	0	0	0	0	0	0	0	0	0	...	1
011	0	0	0	0	0	0	0	0	0	0	0	0	0	...	1
100	0	0	0	0	0	0	0	1	1	1	1	1	1	...	1
101	0	0	0	1	1	1	1	0	0	0	0	1	1	...	1
110	0	1	1	0	0	1	1	0	0	1	1	0	0	...	1
111	1	0	1	0	1	0	1	0	1	0	1	0	1	...	0

1.2.7. На базе микросхем КР1533КП2 построить устройство сдвига 4-разрядного числа [1, 10, 13].

1.2.8. Построить устройство выборки четырех разрядов  $x_1, x_2, x_3, x_4, \dots, x_{29}, x_{30}, x_{31}, x_{32}$  из 32-разрядного двоичного числа  $x_1, \dots, x_{32}$  на селекторах-мультимплексорах КР1533КП7 [1].

1.2.9. Реализовать устройство мультимплексорной-демультиплексорной передачи-приема информации [18, рис. 3.59; 20] на элементах серии КР1533 [1].

1.2.10. Реализовать мажоритарный элемент для трех переменных на мультимплексоре КР1533КП2 [1; 16, п.8.1, п. 4.4.].

1.2.11. Разработать, используя микросхемы 564КП2 и ЛЭ серии 564: а) дешифратор "1 из 16" с активным уровнем выхода "1"; б) дешифратор "1 из 8" с активным уровнем выхода "0"; в) мультимплексор 16-1, демультимплексор 1-16 [14].

1.2.12. Реализовать на ИМС КР1533 мультимплексное управление восемью семисегментными индикаторами [1; 10, рис. 23.15; 35, с. 192].

1.2.13. Синтезировать генератор синусоидальной функции  $N = 15 \sin(\pi/16)$  на двух мультимплексорах КР1533КП2 [1; 5, с. 457-460, рис. 6.49].

## 1.3. Счетчики

1.3.1. Привести схему, реализующую на счетчике КР1533ИЕ7 модуль счета в соответствии с одним из вариантов 3-224 (модули счета соответственно 3-224) в режиме: а) суммирования; б) вычитания; в) с квазисинхронной загрузкой [1; 35, с. 247]. Нарисовать несколько тактов временной диаграммы до и после момента параллельного занесения информации.

1.3.2. На базе двух JK-триггеров одной ИМС КР1533ТВ9 и ЛЭ той же серии построить один из генераторов чисел: а) 3-2-8-12; б) 1-0-7-11; в) 2-5-14-1; г) 4-9-3-6; д) 1-13-6-4; е) 10-7-2-5; ж) 2-13-8-7; з) 6-1-2-0; и) 7-11-0-5; к) 14-0-6-9; л) 8-2-5-11; м) 9-0-8-10. [1; 17, § 5.4.].

1.3.3. На выходах четырех JK-триггеров (две ИМС КР1533ТВ15 и ЛЭ той же серии) построить один из генераторов чисел задачи 1.3.2 [1; 17, § 5.4.].

1.3.4. На основе счетчика КР1533ИЕ7 построить пересчетное устройство, принимающее в цикле состояния 0-1-2-3-5-6-7 [1; 11, с. 89;]. Нарисовать временную диаграмму.

1.3.5. Синтезировать схему пересчетного устройства с модулем 5 на ИМС серии КР1533 в соответствии с вариантом: а) 0-1-2-3-4, б) 3-4-5-6-7, в) 2-3-4-5-6, г) 0-1-5-6-7. Привести временную диаграмму [1, 25].

1.3.6. Спроектировать схему, исключющую состязания при одновременном приходе импульсов на входы «+» и «-» реверсивного счетчика КР1533ИЕ7 [1; 10, рис. 20.9; 24, рис. 8.74]. Использовать КР1533АГЗ и ЛЭ той же серии. Привести временную диаграмму. Рассчитать необходимые задержки и номиналы RC-цепочек.

1.3.7. Синтезировать схему управляемого суммирующего счетчика с параллельным переносом, в котором при управляющем сигнале  $a=0$  модуль счетчика  $k=8$ , а при  $a=1$  модуль  $k=5$ . Использовать JK-триггеры и логические элементы серии КР1533 [1, 26, с. 47, 65]

1.3.8. Синтезировать на КР1533ТМ2 и логических элементах серии КР1533 схему асинхронного счетчика по модулю 11 с собственной остановкой в этом состоянии. Для повторного цикла счета его необходимо установить в «0» (предусмотреть общий вход сброса  $\bar{R}$ ). Привести временную диаграмму [1; 7, с. 696-697].

1.3.9. Синтезировать схему 4-разрядного асинхронного счетчика (на КР1533 и логических элементах этой же серии) с собственной остановкой на заданном входном 4-разрядном двоичном коде  $x_3x_2x_1x_0$  [1; 7, с. 698].

1.3.10. Синтезировать синхронный счетчик с измененным коэффициентом счета  $K = 32 - N$ , где  $N$  - входной 5-разрядный двоичный код. Привести временную диаграмму. Схему выполнить на JK-триггерах и логических элементах серии КР1533 [1; 7, с. 716].

1.3.11. Построить  $n$ -разрядное пересчетное устройство на сдвиговом регистре с количеством состояний  $K = 2^n - 1$  (ПМД) на D-триггерах КР1533 и элементах, исключающее ИЛИ той же серии для одного из вариантов 3-12, у которых соответственно  $n = 3-12$ . Добавить логические элементы для выхода из нуля. Привести несколько тактов временной диаграммы для моментов изменения сигналов на выходах, исключающее ИЛИ [1; 2, с. 134; 7, с. 719-722].

1.3.12. Построить  $n$ -разрядное пересчетное устройство на сдвиговом регистре (максимальное количество состояний  $K_{\max} = 2^n - 1$ ) с модулем счета  $K$  (метод скачка) в соответствии с номером варианта  $K = 4-62$  [2, с. 137; 7, с. 719-722]. Схему выполнить на D-триггере КР1533ТМ2 и логических элементах той же серии. Привести граф состояний.

1.3.13. Спроектировать счетчик по модулю 822, используя микросхемы десятичных счетчиков и логические элементы серии КР1533. Предусмотреть схему запираания, необходимую для устранения трудностей, связанных с разным временем сброса триггеров [1; 2, с. 111, 116].

1.3.14. Спроектировать на ИМС КР1533 цифровое устройство, которое при нажатии кнопки пропускает на вход без искажения  $N$  (в соответствии с вариантом) входных импульсов скважностью 2 [1; 7, с. 670; 35, с. 280]. Использовать схему устранениядребезга контактов [7, с. 671; 10, с. 359; 25, с. 139].

1.3.15. Спроектировать матричный шифратор клавиатуры на 64 клавиши на КМОП ИС. При нажатии любой клавиши вырабатывается сигнал запроса прерывания и 6-разрядный двоичный код клавиши [1; 14; 35, с. 279].

1.3.16. Спроектировать матричный шифратор клавиатуры на 16 клавиш на КМОП ИС. При нажатии любой клавиши вырабатывается сигнал запроса прерывания и двоичный 4-разрядный код клавиши [14; 35, с. 280].

1.3.17. Построить 3-разрядный счетчик, который при управляющем входе  $M=1$  работает как двоичный суммирующий счетчик, а при  $M=0$  как счетчик в коде Грея: а) на КР1533, б) на КР1554 [1; 3, с. 126-129, рис. 3.24].

1 3.18. Построить распределитель импульсов на базе счетчика Джонсона и преобразователя кода Джонсона в код «1 из N» на элементах серии КР1533. Привести временную диаграмму [1; 3, рис. 3.56, с. 168].

## 1.4. Регистры

1.4.1. Реализовать на любом регистре и логических элементах серии КР1533 [1] кольцевой регистр в соответствии с функциональной схемой рис. 20.17 [10]. Нарисовать временную диаграмму.

1.4.2. Нарисовать временную диаграмму на выходе ИЛИ и выходах каждого разряда двух регистров КР1533ИР16 [7, с. 148; 11, п. 2.2; 21] в схеме цифрового одновибратора рис. 1.60 [11].

1.4.3. Реализовать выполнение поразрядной дизъюнкции и конъюнкции при передаче с регистра на регистр на КР1533ТМ8 и ЛЭ серии КР1533 [1; 9, с. 41].

1.4.4. На сдвиговом регистре на триггерах КР1533ТМ2 и ЛЭ серии КР1533 построить генератор чисел 0-1-2-5-3-7-6-4 [1; 2; 17, § 5.4.].

1.4.5. На регистре КР1533ИР16 и ЛЭ той же серии построить генератор чисел 2-3-3-5-3 [1; 2; 17, § 5.4.].

1.4.6. На ИМС серии КР1554 построить трехразрядный регистр сдвига, имеющий одну из таких последовательностей состояний: а) 0-1-2-5-3-6-4-0; б) 0-1-2-4-0; в) 0-1-2-5-3-7-6-4-0; г) 0-1-3-6-5-2-4-0; д) 0-1-3-6-5-2-4-0 [1; 2, с. 121].

1.4.7. На элементах серии КР1554 [1] построить 4-разрядный регистр сдвига, имеющий одну из последовательностей состояний ( $\geq 9$ ) в соответствии с рис. 7.7 [2]:

- а) 0-1-3-7-14-13-10-4-8-0;
- б) 0-1-3-6-12-9-2-4-8-0;
- в) 0-1-2-5-11-7-14-12-8-0;
- г) 0-1-2-4-9-3-6-12-8-0;
- д) 0-1-3-7-15-14-13-10-4-8-0;
- е) 0-1-3-7-14-13-11-6-12-8-0;
- ж) 0-1-2-5-11-7-15-14-12-8-0;
- з) 0-1-2-4-9-3-7-14-12-8-0;
- и) 0-1-3-7-15-14-13-11-6-12-8-0;

- к) 0-1-2-5-11-7-14-13-10-4-8-0;
- л) 0-1-2-4-9-3-7-15-14-12-8-0;
- м) 0-1-3-7-14-13-10-5-11-6-12-8-0;
- н) 0-1-3-6-13-10-5-11-7-14-12-8-0;
- о) 0-1-2-5-11-7-15-14-13-10-4-8-0;
- п) 0-1-3-6-13-10-5-11-7-15-14-12-8-0;
- р) 0-1-3-6-13-10-4-9-2-5-11-7-14-12-8-0;
- с) 0-1-3-6-13-10-5-11-7-15-14-12-9-2-4-8-0;
- т) 0-1-3-6-13-10-4-9-2-5-11-7-15-14-12-8-0.

1.4.8. Используя сдвиговый регистр КР1554ИР51 и ЛЭ серии КР1554, получить генератор двоичной последовательности 0-1-0-0-1-0-1-1-1-0-1 [1; 2, с.139].

1.4.9. Составить таблицу состояний и нарисовать граф состояний для генераторов на сдвиговых регистрах серии КР1554 с элементом исключающее ИЛИ в цепи обратной связи. Ниже указаны разрядность регистра и вид функции обратной связи: а) четырехразрядный  $f = B \oplus A$ , б) пятиразрядный  $f = D \oplus E$  [1; 2, с. 139].

1.4.10. Для генерации двух последовательностей длиной 5 и 7 соответственно используется трехразрядный сдвиговый регистр. Когда сигнал управления  $m=1$ , производится генерация первой последовательности, а когда  $m=0$ , генерируется вторая последовательность. Построить удовлетворяющий этим требованиям генератор на сдвиговом регистре с элементом исключающее ИЛИ в цепи обратной связи. Использовать серию КР1533 [1; 2, с. 139].

1.4.11. Трехразрядный сдвиговый регистр АВС, где А – наименьший значащий разряд, снабжен цепью обратной связи, реализующей функцию  $B \oplus C$  с помощью элемента исключающее ИЛИ. Этот регистр должен использоваться для периодической генерации последовательности, представляющей число  $e$  (2,718282) в двоичном коде, на выходах Р, Q, R и S. Определить последовательность счета для генератора и разработать комбинационную логическую схему, необходимую для получения последовательности цифр, составляющих её. Использовать серию КР1554 [1; 2, с. 139].

1.4.12. На микросхемах серии КР1533 разработать принципиальную схему 4-разрядного счетчика Джонсона. Начертить временную диаграмму, характеризующую его работу в течение восьми тактовых импульсов. Изобразить на временной диаграмме значения выходов всех триггеров, входящих в состав счетчика. Определить, как надо изменить логическую схему

в цепи обратной связи счетчика, чтобы исключить состояние 1111 из счетной последовательности [1; 2, с. 139].

1.4.13. Нарисовать принципиальную схему рис. 5-238 [7, с. 733], но на КР1533ТМ2 и ИМС И-ИЛИ-НЕ той же серии. Провести синтез этой схемы реверсивного сдвигающего регистра, доказав правильность ее схемы, найти опечатки при обозначении входов при сдвиге вправо и влево. Привести временную диаграмму [1; 7, с. 733].

1.4.14. Разработать принципиальную схему 2-разрядного реверсивного сдвигающего регистра на ИМС КР1533ТВ15 и ЛЭ той же серии. Привести временную диаграмму [1; 7, с. 734; 27]. Входы регистра D, V, C; выходы Q<sub>1</sub>, Q<sub>2</sub>.

1.4.15. Построить преобразователь 7-разрядных параллельных кодов слов в последовательные на КР1533ИР13 и ЛЭ той же серии [1; 3, рис. 3.42, с. 150].

1.4.16. Построить буфер FIFO на четыре 4-разрядных слова на ИМС серии КР1533 [1; 3, с. 189, рис. 4.7].

## 1.5. Сумматоры и арифметико-логические устройства (АЛУ)

1.5.1. Построить 4-разрядный сумматор обратного кода на ИМС К555ИМ5 для сложения чисел  $x_3x_2x_1x_0$  и  $y_3y_2y_1y_0$  в обратном коде ( $x_i$  и  $y_i$  - знаковые разряды). Определить его быстродействие [4, рис. 4.3, в; 16, п. 4.2; 27; 40-42].

1.5.2. Построить 8-разрядный сумматор дополнительного кода на микросхемах К555ИМ6 (восьмой разряд знаковый). Определить его быстродействие [4, рис. 4.3, б; 16, п. 4.2; 27; 40-42].

1.5.3. Построить 12-разрядный сумматор с параллельным переносом на микросхемах КР1533ИП3, КР1533ИП4. Обеспечить правильность формирования сигналов Р и G на выходе КР1533ИП4 для дальнейшего наращивания 12-разрядных секций. Определить быстродействие. [1; 16, п. 4.2; 35].

1.5.4. Разработать преобразователь прямого кода целого числа со знаком в дополнительный, используя микросхему АЛУ КР1533ИП3. Коды 8-разрядные, восьмой (старший) разряд - знаковый. Привести временную диаграмму, поясняющую работу схемы [1; 11].

1.5.5. Разработать преобразователи: а) прямого хода в обратный; б) обратного в прямой; в) дополнительного кода в обратный; г) обратного кода в дополнительный используя КР1533ИПЗ [1; 11; 31; 32, с. 29; 33, с. 230].

1.5.6. Разработать устройство перемножения двух 4-разрядных двоичных чисел на ИМС КР1533ИПЗ и ЛЭ той же серии [1; 10, с. 340, рис. 19.38].

1.5.7. Спроектировать матричный умножитель на КМОП ИС: а)  $4 \times 4$  разряда, б)  $5 \times 5$  разрядов, в)  $6 \times 6$  разрядов [14; 35, с. 149].

1.5.8. Спроектировать на КР1533 сумматор по модулю  $q$ : а)  $q=3$ ; б)  $q=5$ , в)  $q=7$ ; г)  $q=11$ ; д)  $q=13$  [1; 35, с. 203].

1.5.9. На ИМС построить последовательный сумматор для последовательных 4-разрядных операндов [1; 3, с. 80-81, рис. 2.26].

1.5.10. Построить 12-разрядный групповой сумматор с параллельным переносом на 555ИМ6 и ЛЭ той же серии [3, рис. 2.31; 27; 40-42].

1.5.11. Построить 8-разрядный сумматор с условным переносом, используя сумматоры 555ИМ6 и ИМС той же серии [3, с. 88, рис. 2.32; 27; 40-42].

1.5.12. Построить ускоренный умножитель 4-разрядных двоичных чисел с умножением «сразу на два разряда» на 555ИМ6 и ЛЭ той же серии [3, с. 96-99, рис. 2.39; 27; 40-42].

1.5.13. Построить пороговую схему  $n=9$ ,  $k=6$  на трех ИМС К555ИМ6 [27; 35; 41-43].

1.5.14. Построить мажоритарный элемент для  $n=13$  на четырех КР555ИМ6 [27; 35; 41-43].

## 2. Рекомендации по выполнению курсового проекта и типичные ошибки

1. Вместо принципиальных схем приводятся функциональные схемы.
2. На чертеже отсутствуют перечень используемых ИМС, подводка питания.
3. Вместо логических «1» и «0» на принципиальных схемах писать 5В, 0В.
4. Чертежи должны быть выполнены в соответствии с ЕСКД, правильные размеры и обозначения УГО ИМС, толщина линий УГО должна равняться толщине линий связи, надписи производить чертежным шрифтом, входы и

выходы проектируемого узла должны быть обозначены буквами (теми же, что и в пояснительной записке) и т.д.

5. Классификатор в штампе писать для задания 1 БГУИ xxxxxx хх1 ЭЗ, для задания 2 БГУИ xxxxxx.хх2 ЭЗ и т.д.

6. В позициях штампа лист, листов пишем только листов 1.

7. В названии проектируемого узла в штампе первым пишем имя существительное, например: «Счетчик реверсный. Схема электрическая принципиальная», а не «Реверсивный счетчик».

8. Пояснительная записка сдается на проверку в папке со скрепленными скоросшивателем и пронумерованными листами.

9. Титульный лист можно либо наклеить на папку, либо сделать первым листом пояснительной записки.

10. На титульном листе пишем:

Министерство образования Республики Беларусь  
Учреждение образования  
Белорусский государственный университет  
информатики и радиоэлектроники  
Факультет компьютерного проектирования  
Кафедра электронных вычислительных средств

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА  
к курсовому проекту по курсу ПЦУ на ИМС  
на тему  
Проектирование цифровых устройств

Выполнил ст гр \_\_\_\_\_

Руководитель проекта:

\_\_\_\_\_  
/ФИО/

\_\_\_\_\_  
/ФИО/

Минск 2001

Надписи располагаем по всему листу формата А4.

11. Последовательность материала записки: титульный лист (если он не на обложке), заполненное и подписанное задание, содержание (с номерами



страниц), введение, задание 1 (текст задания), краткие теоретические сведения, синтез принципиальной схемы, параметры (таблицы функционирования, рекомендуемая временная последовательность подачи входных сигналов и т.д.) используемых ИМС, задание 2 и т.д., литература. При необходимости в конце можно поместить приложение.

12. Весь графический материал записки должен быть оформлен как рисунки со своим номером (в том числе карты Карно) или как таблицы со своими номерами. Из таблицы должно быть ясно, какой столбец относится к какому сигналу. Соблюдать единообразие в пределах одной задачи при обозначении одного и того же сигнала (одной и той же буквой).

13. В тексте записки делать ссылки на используемую литературу, материал должен излагаться последовательно, чтобы было видно, откуда и на основании каких законов получена та или иная форма булевой функции со всеми промежуточными преобразованиями.

14. Булевы функции должны быть преобразованы к виду, из которого следует непосредственная реализация принципиальной схемы на заданных или выбранных ИМС.

15. Все страницы записки пронумеровать (можно карандашом для простоты последующей работы над ошибками).

16. Учесть, что нельзя оставлять свободными входы элементов КМОП.

17. В штампах должны быть фамилии студента, руководителя, подпись студента.

18. Параметры, описание и УГО ИМС серий КР1533, КР1554 брать из [1], где меньше ошибок, чем в остальных справочных пособиях.

19. Не использовать при решении конкретной задачи ИМС разных серий без крайней необходимости, а при их использовании отразить все вопросы согласования, нагрузочной способности и т.п.

20. Если в условии задачи написано спроектировать устройство на базе, например, регистра серии КР1533, то необходимо выбрать регистр (если он не указан), а не строить регистр из отдельных триггеров, так как последний вариант относится к другим задачам.

21. Если схема с открытым коллектором, то для получения уровня единицы необходимо подключить к выходу резисторы, вторые концы которых подсоединить к питанию (+5 В).

## Литература

1. Логические ИС КР1533, КР1554: Справочник: В 2 ч./ И.И.Петровский, А.В.Прибыльский, А.А.Троян, В.С.Чувелев. – М.: БИНОМ, 1993. – 496 с.
2. Голдсуорт Б. Проектирование цифровых логических устройств: Пер. с англ./ Пер. М.В.Сергиевской; Под ред. Ю.И.Тончева.-М.: Машиностроение, 1985.- 288 с.
3. Угрюмов Е.П. Цифровая схемотехника.-СПб.: БХВ – Санкт-Петербург, 2000.-528 с.
4. Савельев А.Я. Прикладная теория цифровых автоматов: Учебник для вузов по спец. ЭВМ. – М.: Высш. шк., 1987. – 272 с.
5. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства: Учеб. пособие для вузов. – СПб.: Политехника, 1996. – 885 с.
6. Применение интегральных микросхем в электронной вычислительной технике: Справочник/ Р.В.Данилов, С.А.Ельцова, Ю.П.Иванов и др.; Под ред. Б.Н.Файзулаева, Б.В.Тарабрина. – М.: Радио и связь, 1986. – 384 с.
7. Справочник по интегральным микросхемам / Б.В.Тарабрина, С.В.Якубовский, М.А.Баркланов и др.; Под ред. Б.В.Тарабрина. – 2-е изд., перераб. и доп. – М.: Энергия, 1980. – 816 с.
8. Мулярчик С.Г. Интегральная схемотехника (функционально-логический уровень). – Мн.: Изд-во БГУ, 1983. – 189 с.
9. Потемкин И.С. Функциональные узлы на потенциальных элементах.- М.: Энергия, 1976. – 104 с.
10. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство: Пер. с нем. – М.: Мир, 1982. – 512 с.
11. Микропроцессоры: В 3 кн. Кн. 2: Средства сопряжения. Контролирующие и информационно-управляющие системы: Учебник для техн. вузов / В.Д.Вернер, Н.В.Воробьев, А.В.Горячев и др.: Под ред. Л.Н.Преснухина.- Мн.: Выш. шк., 1987. – 303 с.
12. Аналоговые и цифровые интегральные микросхемы: Справочное пособие/ С.В.Якубовский, Н.А.Барканов, Л.И.Ниссельсон и др.; Под ред. С.В.Якубовского. – 2-е изд., перераб. и доп. – М.: Радио и связь, 1985. – 432 с.
13. Зубчук В.И., Сигорский В.П., Шкуро А.Н. Справочник по цифровой схемотехнике. – К.: Техніка, 1990. – 448 с.

14. Ланцов А.Л., Зворыкин Л.Н., Осипов И.Ф. Цифровые устройства на комплементарных МДП интегральных микросхемах. – М.: Радио и связь, 1983. – 272 с.

15. Интегральные микросхемы: Справочник / Под ред. Б.В.Тарабрина. – 2-е изд., исправл. – М.: Энергоатомиздат, 1985. – 528 с.

16. Схемотехника ЭВМ: Учебник для студентов вузов спец. ЭВМ / Под ред. Г.Н.Соловьева. – М.: Высш. шк., 1985. – 391 с.

17. Алексенко А.Г., Шагурин И.И. Микросхемотехника. Учеб. пособие для вузов / Под ред. И.П.Степаненко. – М.: Радио и связь, 1982. – 416 с.

18. Преснухин Л.Н., Нестеров П.В. Цифровые вычислительные машины: Учеб. пособие для вузов. – 2-е изд., доп. и перераб. – М.: Высш. шк., 1981. – 511 с.

19. Кутыркин Ю.М., Нефедов А.В., Савченко А.М. Зарубежные микросхемы широкого применения: Справочник / Под ред. А.А.Чернышева. – М.: Энергоатомиздат, 1984. – 144 с.

20. Таранов Г.В., Силков Н.И., Шемаров А.И. Лабораторный практикум по курсу «Схемотехника ЭВМ» для спец. «Электронные вычислительные машины». Ч. 1. – Мн.: МРТИ, 1986. – 46 с.

21. Таранов Г.В., Шемаров А.И., Овсянникова Н.И. Лабораторный практикум по курсу «Расчет и проектирование элементов ЭВМ» для спец. 0608. Ч. 4. – Мн.: МРТИ, 1982. – 48 с.

22. Гутников В.С. Интегральная электроника в измерительных устройствах. – Л.: Энергия. Ленингр. отд-ние, 1980. – 248 с.

23. Кузмин А.Ф. Конструирование и микроминиатюризация ЭВА. – М.: Радио и связь, 1985. – 280 с.

24. Хоровиц П., Хилл У. Искусство схемотехники: В 2 т. Т. 1. Пер. с англ. – М.: Мир, 1983. – 598 с.

25. МикроЭВМ, микропроцессоры и основы программирования: Учеб. пособие / А.Н.Морозевич, А.Н.Дмитриев, В.Н.Мухаметов и др.; Под общ. ред. А.Н.Морозевича. – Мн.: Высш. шк., 1990. – 352 с.

26. Гольденберг Л.М., Малев В.А., Малько Г.Б. Цифровые устройства и микропроцессорные системы. Задачи и упражнения: Учеб. пособие для вузов. – М.: Радио и связь. 1992. – 256 с.

27. Шило В.Л. Популярныe цифровые микросхемы: Справочник -- 2-е изд., исправл. – М.: Радио и связь. 1989. – 352 с. – (Массовая радиобиблиотека. Вып. 1145).

28. Горбунов В.Л., Панфилов Д.И. Микропроцессоры. Лаб. практикум: Учеб. пособие для вузов / Под ред. Л.Н.Преснухина. – М.: Высш. шк., 1984. – 104 с.
29. Горячев А.В., Шишкевич А.А. Информационные управляющие вычислительные системы: Учеб. пособие для вузов / Под ред. Л.Н.Преснухина. – М.: Высш. шк., 1984. – 124 с.
30. Микроэлектроника и полупроводниковые приборы / Под ред. А.А.Васенкова и Я.И.Федотова. 1979. Вып. 4, с. 302.
31. Хофмен. Использование логических СИС для преобразования двоичных чисел //Электроника, 1974. № 8. с. 62-64.
32. Микропроцессоры. Сборник примеров и задач. Учеб. пособие для вузов / П.В.Нестеров, В.Ф.Шаньгин, А.Е.Костин и др.; Под ред. Л.Н.Преснухина. – М.: Высш. шк., 1985. – 96 с.
33. Микропроцессоры: В 3 кн. Кн. 3: Средства отладки: Лаб. справочник и задачник: Учебник для вузов / Н.В.Воробьев, В.Л.Горбунов, А.В.Горячев и др.; Под ред. Л.Н.Преснухина. – Мн.: Высш. шк., 1987. – 287 с.
34. Сапаров В.Е., Максимов Н.А. Системы стандартов в электросвязи и радиоэлектронике: Учеб. пособие для вузов. – М.: Радио и связь, 1985. – 248 с.
35. Пухальский Г.И., Новосельцева Т.Я. Проектирование дискретных устройств на интегральных микросхемах: Справочник. – М.: Радио и связь, 1990. – 304 с.
36. Усатенко С.Т., Каченюк Т.К., Терехова М.В. Выполнение электрических схем по ЕСКД: Справочник. – М.: Изд-во стандартов, 1989. – 325 с.
37. Букреев И.Н., Мансуров Б.М., Горячев В.И. Микроэлектронные схемы цифровых устройств. 3-е изд. – М.: Радио и связь, 1990. – 415 с.
38. Алексенко А.Г., Шагурия И.И. Микросхемотехника. – М.: Радио и связь, 1990. – 496 с.
39. Потемкин И.С. Функциональные узлы цифровой автоматики. – М.: Энергоатомиздат, 1988. – 320 с.
40. Угрюмов Е.П. Проектирование элементов и узлов ЭВМ: Учеб. пособие для вузов. – М.: Высш. шк., 1987. – 318 с.
41. Цифровые интегральные микросхемы: Справочник / П.П. Матьцев, Н.С.Долидзе, М.И.Критенко и др. – М.: Радио и связь, 1994. – 240 с.
42. Цифровые интегральные микросхемы: Ц75 Справ. / М.И.Богданович, И.Н.Грель, В.А.Прохоренко, В.В.Шалимо. – Мн.: Беларусь, 1991. – 493 с.

43 Цифровые интегральные ~~анализаторы~~ Ц75 Справ. / М И Богданович, И Н Грель, С А Дубина и др. – 2-е изд., перераб. и доп. – Мн : Беларусь; Полымя, 1996 – 605 с

## СОДЕРЖАНИЕ

Введение.....	3
1. Курсовой проект по дисциплине «Проектирование цифровых устройств на ИМС».....	3
1.1. Дешифраторы, демультиплексоры, шифраторы, преобразователи кодов.....	4
1.2. Мультиплексоры .....	8
1.3. Счетчики .....	10
1.4. Регистры.....	12
1.5. Сумматоры и арифметико-логические устройства (АЛУ).....	14
2. Рекомендации по выполнению курсового проекта и типичные ошибки.....	15
Литература .....	18

Учебное издание

Авторы: Качинский Михаил Вячеславович,  
Таранов Геннадий Васильевич

Методическое пособие

по курсу

“Проектирование цифровых устройств на ИМС”

для студентов специальности Т.08.02.00

“Проектирование и технология электронных  
вычислительных средств”

Редактор Т.А.Лейко

Корректор Е.Н.Батурчик

---

Подписано в печать 15.11.2001

Формат 60 × 84 1/16.

Бумага офсетная

Печать офсетная.

Усл.печ.л. 1,51

Уч.-изд.л. 1,3.

Тираж 200

экз.

Заказ 541.

---

Издатель и полиграфическое исполнение:

Учреждение образования

«Белорусский государственный университет информатики и радиоэлектроники»

Лицензия ЛП №156 от 05.02.2001.

Лицензия №509 от 03.08.2001.

220013, Минск, П.Бровки, 6.